

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭62-224874

⑤ Int. Cl.⁴

識別記号

庁内整理番号

③ 公開 昭和62年(1987)10月2日

G 06 K 17/00
G 11 C 5/00

C-6711-5B
6549-5B

審査請求 未請求 発明の数 1 (全7頁)

⑭ 発明の名称 ICカードの読出書込装置

⑮ 特 願 昭61-69327

⑯ 出 願 昭61(1986)3月26日

⑰ 発 明 者 大 久 保 政 雄 東松山市箭弓町3丁目13番26号 デーゼル機器株式会社東松山工場内

⑱ 出 願 人 デーゼル機器株式会社 東京都渋谷区渋谷3丁目6番7号

⑲ 代 理 人 弁理士 渡 部 敏 彦

明 細 書

1. 発明の名称

ICカードの読出書込装置

2. 特許請求の範囲

- ICカードに設けられた複数の接点のそれぞれに対応して接触する各コンタクトピンを備え、該各コンタクトピンを介して該ICカード内の情報の読出書込処理を行うようにしたICカードの読出書込装置において、前記ICカードの搬入時に該各コンタクトピンのすべてのコンタクトピン間の短絡を検出する検出手段を具備し、前記各コンタクトピンのうちの少なくともいずれか2つのコンタクトピンが短絡していることを検出したときは、前記ICカードを搬出するようにしたことを特徴とするICカードの読出書込装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はICカードの読出書込装置に関する。

(従来技術及びその問題点)

一般に、ICカードは、電氣的に再書込みが可能な不揮発性メモリ(EEPROM)とこのメモリの読出し及び書込みを制御するCPU(中央演算処理装置)とを内蔵し、カード表面に露出して設けられた電源入力用の接点、グラウンド用の接点、情報入出力用の接点、リセット用の接点、及びクロック用の接点を介して読出書込装置に接続されるようになっている。

一方、読出書込装置は、ICカードの対応する接点と電気接触するコンタクトピンを有し、搬送機構によるICカードの搬入で当該カードの接点とコンタクトピンとを接触させ、ICカードに電源、クロック及びリセット信号を供給すると共に、ICカードのCPUの入出力端子との接続を図り、ICカードの読出し及び書込みを行うように構成されている。

このような従来の読出書込装置では、ICカードが搬入され当該ICカードの接点がコンタクトピンに接触することで直ちにICカードに電源が供給され読出し及び書込み処理が可能な状態にお

かれるので、悪戯等により鉄板等の導体板が挿入された場合やICカードの接点間が異物の付着等により短絡状態にある場合等に、コンタクトピン間が短絡し、読出し及び書き込み処理に支障を来す虞があった。特に、電源供給用のコンタクトピンとグラウンド用のコンタクトピンとの間に短絡が生じた場合には、電源回路の毀損等を生じ、たとえ過電流制限回路によって電源回路の毀損防止が図られている場合でも電源電圧は0Vのままとなり、回復作業を行わなければ以後の動作が停止し、読出し及び書き込み処理に支障を来すという問題があった。また、情報入出力用のコンタクトピンとグラウンド用のコンタクトピンとの間、クロック用のコンタクトピンとグラウンド用のコンタクトピンとの間、または情報入出力用のコンタクトピンと電源供給用のコンタクトピンとの間等が短絡した場合にも、ICカードや読出書込装置内の入出力回路等の毀損等を生じる虞があるという問題があった。

(発明の目的)

第1図において、1はICカード、2はICカードの読出書込装置である。

ICカード1は、電氣的に再書き込み可能な不揮発性メモリ3 (EEPROM) とこのメモリ3の読出し及び書き込みを制御するCPU4とを内蔵し、このメモリ3及びCPU4を読出書込装置2と接続するための6個の接点clk, i/o, rst, gnd, vcc, vppがカード表面に露出して設けられている。接点clkはクロック信号の入力用、接点i/oは情報の入出力用、接点rstはリセット信号の入力用、接点gndはグラウンド用、接点vccは動作電源の入力用、接点vppはメモリ3の書き込み電源入力用である。

読出書込装置2は、カード搬送部5に、ICカード1の接点と電気接触する6個のコンタクトピンCLK, I/O, RST, GND, Vcc, Vppを備えている。コンタクトピンCLKはクロック信号用で、ICカード1の接点clkと接触する。コンタクトピンI/Oは情報入出力用で、ICカード1の接点i/oと接触する。コンタクトピンRSTは

本発明は上記事情に鑑みてなされたもので、コンタクトピン間の短絡による各装置の毀損等を防止し得るICカードの読出書込装置を提供することを目的とする。

(問題点を解決するための手段)

上記目的を達成するために、本発明においては、ICカードに設けられた複数の接点のそれぞれに対応して接触する各コンタクトピンを備え、該各コンタクトピンを介して該ICカード内の情報の読出書込処理を行うようにしたICカードの読出書込装置において、前記ICカードの搬入時に該各コンタクトピンのすべてのコンタクトピン間の短絡を検出する検出手段を具備し、前記各コンタクトピンのうちの少なくともいずれか2つのコンタクトピンが短絡していることを検出したときは、前記ICカードを搬出するようにした構成としたものである。

(実施例)

以下、本発明の一実施例を図面を参照して説明する。

リセット信号用で、ICカード1の接点rstと接触する。コンタクトピンGNDはグラウンド用で、ICカード1の接点gndと接触する。コンタクトピンVccは動作電源供給用で、ICカード1の接点vccと接触する。コンタクトピンVppは書き込み電源供給用で、ICカード1の接点vppと接触する。これらのコンタクトピンは読出書込装置2の読出書込部6に導入されている。

コンタクトピンCLKは、トライステートバッファ7を介して、クロック信号を与えるオンレータ8の出力端子に接続されている。コンタクトピンI/Oは、逆並列接続のトライステートバッファ11, 12を介して、読出書込部6のCPU9の出力端子P1.1及び入力端子P1.3に接続されている。コンタクトピンRSTは、トライステートバッファ10を介して、CPU9の出力端子P1.5に接続されている。各トライステートバッファ7, 10, 11, 12の制御端子はそれぞれCPU9の出力端子P1.0, P1.6, P1.2, P1.4に接続され、CPU9によって、これらの制御端子がレ

ベルまたはHレベルに制御されるようになっている。トライステートバッファ7, 10, 11, 12は、制御端子がLレベルの場合に入力信号をそのまま出力し、Hレベルの場合に出力がハイインピーダンス状態となる。従って、トライステートバッファ7, 10, 11, 12の出力がハイインピーダンスの状態では、コンタクトピンCLK, I/O, RSTとICカード1の接点clk, i/o, rstとが接触している場合でもICカード1とCPU9とは電氣的に切り離された状態(オフ)となる。コンタクトピンGNDは、リレー13の接点を介して、接地されている。コンタクトピンVccは、リレー14の接点を介して、電源回路16に接続されている。コンタクトピンVppは、リレー15の接点を介して、電源回路16に接続されている。各リレー13, 14, 15のそれぞれのコイルにはリレー駆動素子としてのトランジスタ Tr_1 , Tr_2 , Tr_3 が直列に接続され、バッテリーからの電流が供給される。該トランジスタ Tr_1 , Tr_2 , Tr_3 のそれぞれのベースはCPU9の出力端子P1.7, P2.1,

トピンGNDとの間に接続されている。これらの入出力端子P2.2, P2.3, P2.4, P2.5, P2.6はそれぞれ抵抗 R_1 , R_2 , R_3 , R_4 , R_5 を介して接地されている。

一方、トライステートバッファ11及び12とコンタクトピンI/Oとの間には抵抗 R_6 を介して電源回路16からの電圧Vccが印加されている。また、CPU9は所定時に入出力端子P2.2, P2.3, P2.4, P2.5,又はP2.6の出力電圧をハイレベルとする。

コンタクトピンCLK, I/O, RST, GND, Vcc, Vppが設けられたカード搬送部5には、ICカード1を搬入搬出するための転送ローラ18と、転送ローラ18を駆動するモータ19と、ICカード1の挿入を検出するリミットスイッチ20と、ICカード1の搬入終了を検出するリミットスイッチ21とが設けられている。モータ19はモータ駆動回路22を介してCPU9の制御下におかれている。リミットスイッチ20, 21はCPU9に接続され、これによってCPU9にICカー

P2.0に接続されている。従って、各リレー13, 14, 15のそれぞれの接点は、トランジスタ Tr_1 , Tr_2 , Tr_3 を介してCPU9によって開閉制御される。

CPU9は、入出力端子P2.2~P2.6に入力される信号(電圧)に応じて、ICカードの複数の接点clk, i/o, rst, gnd, vcc, vppと各コンタクトピンCLK, I/O, RST, GND, Vcc, Vppとの接触時に該各コンタクトピンのうちの任意の2つのコンタクトピン間の短絡を検出するようになり、該入出力端子P2.2~P2.6は下記の所定箇所に接続される。入出力端子P2.2はトライステートバッファ7とコンタクトピンCLKとの間に接続されている。入出力端子P2.3はトライステートバッファ10とコンタクトピンRSTとの間に接続されている。入出力端子P2.4はリレー15の接点とコンタクトピンVppとの間に接続されている。入出力端子P2.5はリレー14の接点とコンタクトピンVccとの間に接続されている。入出力端子P2.6はリレー13の接点とコンタク

ト1の挿入情報及び搬入終了情報が与えられる。尚、ICカード1の搬入終了でコンタクトピンと接点とが接触するように構成されている。

第2図は第1図の読出書込装置2のCPU9内で実行される読出書込処理プログラムのフローチャートを示し、以下、このプログラムの処理手順を説明する。

読出書込装置2の電源が投入されると、まず、ステップ1で読出書込部6のCPU9を初期化する。次に、ステップ2でCPU9はリレー(RLY1~RLY3)13, 14, 15の接点を開成状態(オープン)とし、ステップ3でトライステートバッファ7, 10, 11, 12をオフにすると共に、入出力端子P2.2~P2.6をすべてハイインピーダンス状態にセットする。この後、ICカード1の挿入待ちの状態となる(ステップ4)。

ICカード1の挿入はリミットスイッチ20の作動によって認識され、この認識で、ICカード1の搬入処理が行われる(ステップ5)。搬入処理はリミットスイッチ20, 21の検知に基づく

モータ19の駆動制御を介して行われ、これによって読出番込装置2のコンタクトピンとICカード1の接点とが接触状態となる。

この状態では、コンタクトピンVcc、Vppはリレー14、15の開成によって電源回路16から切り離されているので、ICカード1の搬入で、何らかの理由によりコンタクトピンVcc、Vppがグラウンド用のコンタクトピンGNDと短絡したとしても電源回路16、ICカード1及び読出番込装置2の毀損等が生じることがない。

ICカード1が搬入された後、まず、ステップ6で入出力端子P2.2~P2.6がすべてローレベルであるか否かを判別する。この場合、前記ステップ3で入出力端子P2.2~P2.6がすべてハイインピーダンスにセットされており、また、端子P2.2~P2.6がそれぞれ抵抗R₁~R₆を介して接地されているので、コンタクトピンI/OがコンタクトピンCLK、RST、Vpp、Vcc及びGNDと短絡していない正常な状態においては、入出力端子P2.2~P2.6はすべてローレベルとなる。しかし

が行われてステップ2に戻される。

ステップ6の判別結果が肯定(Yes)のときは、入出力端子P2.2をハイレベルにセットして(ステップ7)該入出力端子P2.2からコンタクトピンCLKへ所定の電圧を印加し、次のステップ8で入出力端子P2.3~P2.6がすべてローレベルであるか否かを判別する。この場合、前記ステップ6でコンタクトピンI/OとコンタクトピンCLK、RST、Vpp、Vcc、GNDのいずれもとが短絡していないことが確認されているので、コンタクトピンCLKとコンタクトピンRST、Vpp、Vcc、GNDの少なくともいずれか1つとが短絡していない限り、入出力端子P2.3~P2.6はすべてローレベルとなる。しかしながら、コンタクトピンCLKとコンタクトピンRST、Vpp、Vcc、GNDの少なくともいずれか1つとが短絡しているときは、入出力端子P2.3~P2.6の少なくともいずれか1つがハイレベルとなり、ステップ8の判別結果は否定(No)となる。

ステップ8の判別結果が否定(No)のときは、

ながら、コンタクトピンI/OとコンタクトピンCLK、RST、Vpp、Vcc、GNDの少なくともいずれか1つとが短絡しているときは、該短絡しているコンタクトピン及び抵抗R₁を介して電圧Vccが与えられるので、入出力端子P2.2~P2.6の少なくともいずれか1つがハイレベルとなり、ステップ6の判別結果は否定(No)となる。尚、R₁~R₆の抵抗値は前述の判別が可能ないようにICカード1の各接点の入カインピーダンス等も考慮して決められている。

ステップ6の判別結果が否定(No)のときは、P2.2~P2.6のうちハイレベルのものを検出し、これによりコンタクトピンI/OとコンタクトピンCLK、RST、Vpp、Vcc、GNDのうちのどれとが短絡しているかを検出してそのことをCPU9と接続された記憶装置(図示せず)に記憶し、警報、表示等によりICカード1の使用者にその状態を伝達するようにする(ステップ19)。その後、モータ19の逆転制御によるカード搬出処理(ステップ18)によりICカード1の搬出

P2.3~P2.6のうちハイレベルのものを検出し、これによりコンタクトピンCLKとコンタクトピンRST、Vpp、Vcc、GNDのうちのどれとが短絡しているかを検出してそのことを記憶し、前述のようにその状態を使用者に伝達するようにする(ステップ20)。その後、前記ステップ18によりICカード1の搬出が行なわれてステップ2に戻される。

ステップ8の判別結果が肯定(Yes)のときは、入出力端子P2.3をハイレベルにセットして(ステップ9)コンタクトピンRSTへ所定の電圧を印加し、次のステップ10で入出力端子P2.4~P2.6がすべてローレベルであるか否かを判別する。この場合、前記ステップ6及び8でコンタクトピンI/O及びCLKは正常であることが確認されているので、コンタクトピンRSTとコンタクトピンVpp、Vcc、GNDの少なくともいずれか1つとが短絡していない限り、入出力端子P2.4~P2.6はすべてローレベルとなる。しかしながら、コンタクトピンRSTとコンタクトピンVpp、Vcc、

GNDの少なくともいずれか1つとが短絡しているときは、ステップ10の判別結果は否定(No)となる。

ステップ10の判別結果が否定(No)のときは、P2.4~P2.6のうちハイレベルのものを検出し、これによりコンタクトピンRSTとコンタクトピンVpp、Vcc、GNDのうちのどれとが短絡しているかを検出してそのことを記憶し、前述のようにその状態を使用者に伝達するようにする(ステップ21)。その後、前記ステップ18によりICカードの搬出が行なわれてステップ2に戻される。

ステップ10の判別結果が肯定(Yes)のときは、入出力端子P2.4をハイレベルにセットして(ステップ11)コンタクトピンVppへ所定の電圧を印加し、次のステップ12で入出力端子P2.5、P2.6のいずれもがローレベルであるか否かを判別する。この場合、前記ステップ6、8及び10でコンタクトピンI/O、CLK及びRSTは正常であることが確認されているので、コンタクトピ

記ステップ6、8、10及び12でコンタクトピンI/O、CLK、RST及びVppは正常であることが確認されているので、コンタクトピンVccとコンタクトピンGNDとが短絡していない限り、入出力端子P2.6はローレベルとなる。しかしながら、コンタクトピンVccとコンタクトピンGNDとが短絡しているときは、ステップ14の判別結果は否定(No)となる。

ステップ14の判別結果が否定(No)のときは、コンタクトピンVccとコンタクトピンGNDとが短絡していることを記憶し、前述のようにその状態を使用者に伝達するようにする(ステップ23)。ステップ18によりICカードの搬出が行なわれてステップ2に戻される。

ステップ14の判別結果が肯定(Yes)のときは、各コンタクトピンCLK、I/O、RST、GND、Vcc、Vppのうちのいずれの2つのコンタクトピンも短絡していないので、ステップ15においてトライステートバッファ7、10、11、12の制御端子にLレベル信号を与え、入力信号

ンVppとコンタクトピンVcc、GNDの少なくともいずれか1つとが短絡していない限り、入出力端子P2.5、P2.6はいずれもローレベルとなる。しかしながら、コンタクトピンVppとコンタクトピンVcc、GNDの少なくともいずれか1つとが短絡しているときは、ステップ12の判別結果は否定(No)となる。

ステップ12の判別結果が否定(No)のときは、P2.5、P2.6のうちハイレベルのものを検出し、これによりコンタクトピンVppとコンタクトピンVcc、GNDのうちのどれとが短絡しているかを検出してそのことを記憶し、前述のようにその状態を使用者に伝達するようにする(ステップ22)。その後、前記ステップ18によりICカード1の搬出が行なわれてステップ2に戻される。

ステップ12の判別結果が肯定(Yes)のときは、入出力端子P2.5をハイレベルにセットして(ステップ13)コンタクトピンVccへ所定の電圧を印加し、次のステップ14で入出力端子P2.6がローレベルであるか否かを判別する。この場合、前

をそのまま通す状態、即ち、オン状態とし、また、入出力端子P2.2~P2.6をすべてハイインピーダンス状態にセットする。次いで、ステップ16においてリレー13を閉成状態とし、コンタクトピンGNDを接地し、またリレー14、15を閉成状態とし、コンタクトピンVcc、Vppを電源回路16と接続する。その後コンタクトピンI/Oと接点i/oとの接触を通して読出しおよび/または書き込みが行なわれ(ステップ17)、その終了でモータ19の逆転制御によるICカード1の搬出処理(ステップ18)を経て、ステップ2に戻され、次のICカードの処理準備が行なわれることとなる。(発明の効果)

以上詳述したように、本発明のICカードの読出番込装置によれば、ICカードに設けられた複数の接点のそれぞれに対応して接触する各コンタクトピンを備え、該各コンタクトピンを介して該ICカード内の情報の読出番込処理を行うようにしたICカードの読出番込装置において、前記ICカードの搬入時に該各コンタクトピンのすべての

コンタクトピン間の短絡を検出する検出手段を具備し、前記各コンタクトピンのうちの少なくともいずれか2つのコンタクトピンが短絡していることを検出したときは、前記ICカードを搬出するようにしたので、鉄板等の挿入あるいはICカード表面の導電性付着物等により電源供給用のコンタクトピンが短絡した場合に当該コンタクトピンと電源とが接続されないようにでき、読出書込装置の動作不良および毀損防止を図ることができる。また、その他、いずれの2つのコンタクトピンが短絡した場合にも、読出書込処理が行なわれないようにでき、ICカードや読出書込装置内の入力回路の毀損等も完全に防止することができる。

トピン、clk、i/o、rst、gnd、vcc、vpp…接点、13、14、15…リレー、16…電源回路。

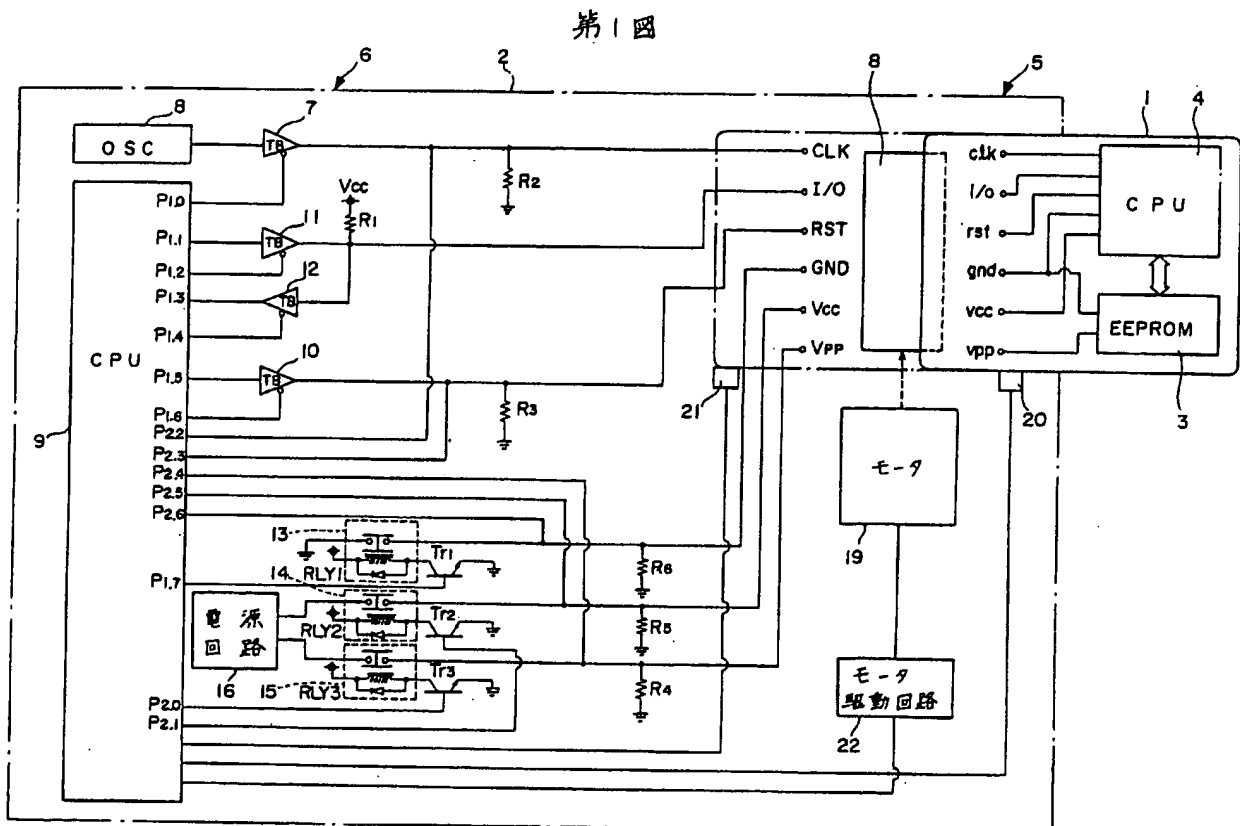
出 願 人 テーゼル機器株式会社

代 理 人 井 理 士 渡 部 敏 彦

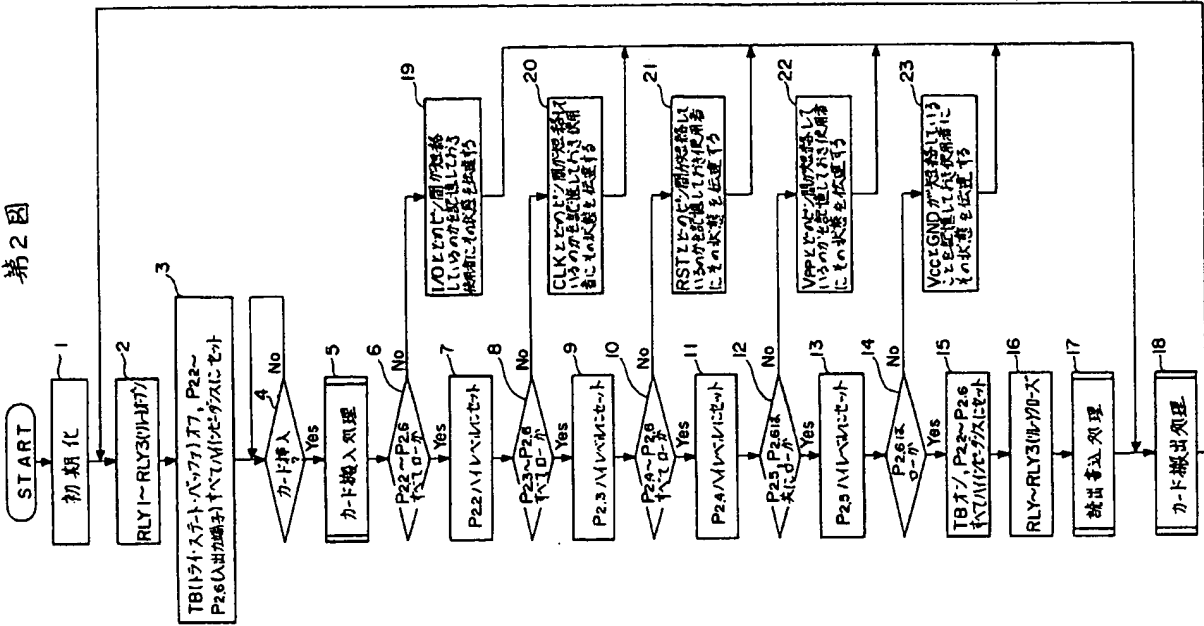
4. 図面の簡単な説明

第1図は本発明のICカードの読出書込装置の一実施例を示す構成図、第2図は第1図の装置の動作フローチャートである。

1…ICカード、2…読出書込装置、CLK、I/O、RST、GND、Vcc、Vpp…コンタ



第2図



PAT-NO: JP362224874A
DOCUMENT-IDENTIFIER: JP 62224874 A
TITLE: IC CARD READ/WRITE DEVICE
PUBN-DATE: October 2, 1987

INVENTOR-INFORMATION:
NAME
OKUBO, MASAO

ASSIGNEE-INFORMATION:
NAME COUNTRY
DIESEL KIKI CO LTD N/A

APPL-NO: JP61069327
APPL-DATE: March 26, 1986

INT-CL (IPC): G06K017/00, G11C005/00

ABSTRACT:

PURPOSE: To prevent a damage on respective devices because of the shortcircuit between contact pins from being occurred by providing a means to detect the shortcircuit between all of the pins when an IC card is inserted.

CONSTITUTION: The card transfer part 5 of the read/write device 2 is provided with six pieces of contact pins CLK~V<SB>pp</SB> that contact the respective contact points of the IC card 1. Each pin is connected to each of the I/O terminals P<SB>2.2</SB>~P<SB>2.6</SB> of a CPU9. The CPU9 detects the shortcircuit between optional two of the contact pins corresponding to a

signal inputted to each I/O terminal when the contact points of the card 1 contact respective contact pins. When the CPU9 detects the shortcircuit the motor 19 of the part 5 is driven to transfer the card 1. As a result, the damage on respective devices owing to the shortcircuit between contact pins can be prevented from being occurred.

COPYRIGHT: (C)1987,JPO&Japio